

(3) KOREAN INTELLECTUAL PROPERTY OFFICE

## KOREAN PATENT ABSTRACTS

(11)Publication number: 1020030021741 A  
(43)Date of publication of application: 15.03.2003

(12)Application number: 1020010055149  
(22)Date of filing: 07.09.2001  
(30)Priority: ..

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.  
(72)Inventor: CHAE, JONG CHEOL  
CHOI, BEOM RAK  
CHOI, JUN HU  
JUNG, JIN GU

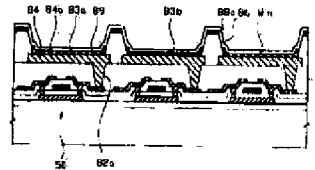
(51)Int. Cl. H05B 33/00

(54) ORGANIC ELECTROLUMINESCENCE DEVICE AND MANUFACTURING METHOD THEREOF

(57) Abstract

PURPOSE: An organic electroluminescence device and a manufacturing method thereof are provided to prevent the degradation of a cathode property due to the resistivity of ITO(Indium Tin Oxide) and a display property due to the reflection of an external light by improving the voltage distribution characteristics in a cathode.

CONSTITUTION: Power-applying-time determining modules are formed on a substrate in the form of a matrix to output power at a specific time. An organic electroluminescence pixel includes anode electrodes(84) for receiving the power from the power-applying-time determining modules, an insulating sidewall(86) for making insulation between the anode electrodes(84), a conductive metal formed on an upper surface of the insulating sidewall(86), an organic luminescent layer formed on an upper surface of the anode electrodes(84), and a transparent and conductive cathode electrode(89) formed on the whole area of the substrate provided with the conductive metal.



Copyright KIPO 2003

Legal Status

Date of request for an examination (20060831)  
Notification date of refusal decision ( )  
Final disposal of an application (registration)  
Date of final disposal of an application (20080311)  
Patent registration number (1008151450000)  
Date of registration (20080313)  
Number of trial against decision to refuse (2008101000793)  
Date of requesting trial against decision to refuse (20080201)  
Date of extinction of right ( )

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>7</sup> H05B 33/00	(11) 공개번호 (43) 공개일자	특2003-0021741 2003년03월15일
(21) 출원번호	10-2001-0055149	
(22) 출원일자	2001년09월07일	
(71) 출원인	삼성전자주식회사 대한민국 442-742 경기도 수원시 팔달구 매탄3동 416번지	
(72) 발명자	최범락 대한민국 135-968 서울특별시강남구대치1동삼성아파트112동508호 최준후 대한민국 120-768 서울특별시서대문구영천동상호아파트108동303호 채종현 대한민국 121-755 서울특별시마포구신공덕동삼성아파트102동1004호 정진구 대한민국 151-859 서울특별시관악구산림9동244-150	
(74) 대리인	박영우	
(77) 심사청구	없음	
(54) 출원명	유기 전계발광 디바이스 및 이의 제조방법	

요약

유기 전계발광 디바이스 및 이의 제조 방법이 개시되어 있다. 캐소드 전극으로 사용되는 투명한 ITO의 저항항에 따른 전압 분포 불균일을 해소하는 물론 외부 광이 애노드 전극에 반사되어 디스플레이 특성 저하가 발생하지 않도록 한다. 이로써 유기 전계발광 디바이스에 의해 고품질 디스플레이가 가능토록 하는 효과를 갖는다.

도면

도면

설명

유기 전계발광 디바이스, 비저항, 애노드 전극, 캐소드 전극

도면

1. 이의 간단한 설명

- 도 1은 본 발명의 일실시예에 의한 유기 전계발광 디바이스의 회로도이다.
- 도 2a는 본 발명의 일실시예에 의한 유기 전계발광 디바이스를 제작하기 위하여 기판에 볼록형상을 형성한 것을 도시한 공정도이다.
- 도 2b는 본 발명의 일실시예에 의한 유기 전계발광 디바이스를 제작하기 위하여 기판에 전원 인가시점 결정 모듈을 형성한 것을 도시한 공정도이다.
- 도 2c는 본 발명의 일실시예에 의한 유기 전계발광 디바이스의 전원 인가시점 결정 모듈의 드레인 전극이 노출되도록 보호층이 형성된 것을 도시한 공정도이다.
- 도 2d는 본 발명의 일실시예에 의하여 드레인 전극에 애노드 전극이 연결된 것을 도시한 공정도이다.
- 도 2e는 본 발명의 일실시예에 의하여 애노드 전극의 상면에 절연 격벽을 형성하기 위한 절연 박막을 형성한 것을 도시한 공정도이다.
- 도 2f는 도 2e의 절연박막을 패터닝하여 절연 격벽을 형성한 것을 도시한 공정도이다.

도 2g는 본 발명의 일실시예에 의하여 절연 격벽의 상면에 보조 전극 및 불투명 매트릭스 역할을 하는 도전성 메탈을 형성한 것을 도시한 공정도이다.

도 2h는 본 발명의 일실시예에 의하여 애노드 전극의 상면에 유기 전계발광층 및 캐소드 전극을 형성한 것을 도시한 공정도이다.

도 3은 본 발명의 다른 실시예를 도시한 공정도이다.

도 4는 본 발명의 또다른 실시예를 도시한 공정도이다.

도 5 내지 도 7은 본 발명의 또다른 실시예에 의한 콘택 전극과 캐소드 전극을 연결하는 방법을 도시한 공정도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계발광 디바이스 및 그의 제조 방법에 관한 것으로, 더욱 상세하게는 인듐 틴 옥사이드(Indium Tin Oxide: ITO) 불질막 캐소드 전극으로 사용할 때 ITQ의 비저항에 의한 캐소드 전극 특성 저하 및 외부광의 반사에 따른 디스플레이 특성 저하를 방지하여 고품질 디스플레이가 가능토록 한 유기 전계발광 디바이스 및 그의 제조 방법에 관한 것이다.

최근 들어 데이터 처리 기술의 개발에 따라 방대한 데이터를 단 시간 내 처리 및 처리된 데이터를 저장, 원거리로 손쉽게 전송하는 것이 가능한 정보처리장치 또한 급속하게 개발되고 있는 실정이다.

이와 같은 기능을 수행하는 정보처리장치에서는 데이터가 전기적인 시그널 형태로 처리 및 전기적 시그널 형태로 데이터가 저장되기 때문에 사용자가 정보처리장치에서 처리 및 저장된 데이터를 인식하는 것은 거의 불가능에 가깝다.

이와 같은 정보처리장치에서 처리 및 저장된 데이터를 사용자가 인식하기 위해서는 "디스플레이 장치"라 불리는 인터페이스 장치를 필요로 함을 알기한다.

이와 같은 "디스플레이 장치"는 매우 다양한 형태, 예를 들면, 인쇄, 사운드, 영상 등으로 정보처리장치에서 처리된 데이터를 사용자가 인식할 수 있도록 한다.

이들 중 가장 대표적인 디스플레이 장치는 정보처리장치에서 처리된 데이터를 영상 형태로 사용자가 인식할 수 있도록 하는 영상 디스플레이 장치이다.

이와 같은 영상 디스플레이 장치 또한 구동 방법에 따라서 매우 다양한 형태로 개발되어, 최근에는 2 개의 전극 사이에 줄된 전계에 의하여 스스로 광을 생성하는 유기 전계발광층을 이용하여 정보 디스플레이를 수행하는 초박형 유기 전계발광 디바이스가 개발되기에 이르렀다.

이와 같은 유기 전계발광 디바이스가 디스플레이를 수행하기 위해서는 2 개의 전극 중 어느 하나 이상이 투명해야만, 유기 전계발광층에서 발생한 광이 투명한 전극을 통해서 외부로 방출되어 디스플레이를 수행한다.

이와 같은 제약에 의하여 유기 전계발광 디바이스는 크게 3 가지 종류로 나뉘어진다.

첫 번째 종류로는 불투명한 캐소드 전극의 밑에 유기 전계발광층이 형성되고 유기 전계발광층의 밑에 투명한 애노드 전극과 투명한 기판이 형성되는 종류로 일반적인 유기 전계발광 디바이스들이 이와 같은 구성을 갖는다. 이와 같은 방식의 유기 전계발광 디바이스를 "컨벤셔널 유기 전계발광 디바이스(conventional organic electroluminescence device)"라 정의된다.

두 번째 종류로는 투명한 캐소드 전극의 밑에 유기 전계발광층이 형성되고 유기 전계발광층의 밑에 불투명한 애노드 전극과 기판이 형성되는 종류로 일반적인 유기 전계발광 디바이스에 비하여 개선된 종류이다. 이와 같은 방식의 유기 전계발광 디바이스는 "천로 광방출 유기 전계발광 디바이스(Top emission organic electroluminescence device)"라 정의된다.

세 번째 종류로는 애노드 전극 및 캐소드 전극을 모두 투명하게 형성하고 그 사이에 유기 전계발광층을 형성하는 종류로 특정 목적에만 사용된다. 이와 같은 방식의 유기 전계발광 디바이스를 "투명 유기전계발광 디바이스(transparent organic electroluminescence device)"라 정의된다.

이들 세 가지 종류 중 두 번째 방법이 가장 보편적으로 사용된다.

두 번째 방법의 경우, 캐소드 전극으로 사용되는 인듐 틴 옥사이드의 비저항에 의하여 디스플레이 면적 전체에 걸쳐 전압이 고르게 분포되지 않아 디스플레이 특성이 크게 저하되는 문제점을 갖는다.

또한, 두 번째 방법의 경우, 애노드 전극에 외부에서 입사된 광이 반사됨으로 원하지 않는 광이 사용자의 눈에 입사되어 정확한 색상이 디스플레이 되지 않는 문제점을 갖는다.

#### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 이와 같은 종래 문제점을 감안한 것으로써, 본 발명의 제 1 목적은 캐소드 전극으로 사용되는 인듐 틴 옥사이드의 비저항에 의하여 발생하는 문제점을 극복하여 고품질 디스플레이가 가능토록 한 물론 비저항에 의한 문제점을 극복하는 도중 발생하는 디스플레이 특성 저하까지도 방지하며 애노드 전극에서의 광 반사에 따른 디스플레이 품질 저하를 방지한 유기 전계발광 디바이스를 제공함에 있다.

또한, 본 발명의 제 2 목적은 캐소드 전극으로 사용되는 인듐 틴 옥사이드의 비저항에 의하여 발생하는 문제점을 극복하여 고품질 디스플레이가 가능토록 한 물론 비저항에 의한 문제점을 극복하는 도중 발생하는 디스플레이 특성 저하까지도 방지하며, 캐소드 전극에서의 광 반사에 따른 디스플레이 품질 저하를 방지한 유기 전계발광 디바이스의 제조 방법을 제공함에 있다.

#### 발명의 구성 및 작용

이와 같은 본 발명의 목적을 구현하기 위한 유기 전계발광 디바이스는 기판에 매트릭스 형태로 형성되어 차광막과 같은 차광막층을 출력면으로 하는 전원 인가시점 결정수단 및 전원 인가시점 결정수단의 지정된 위치로부터 전원이 출력면으로 콘택홀이 형성된 중간절연막, 전원 인가시점 결정수단들로부터 전원을 공급받는 애노드 전극들, 애노드 전극과 애노드 전극의 사이를 절연시키기 위한 절연 격벽, 절연 격벽의 상면에 형성된 도전성 메탈, 애노드 전극의 상면에 형성된 유기 발광층 및 도전성 메탈이 형성된 기판의 전면적에 형성된 투명한 캐소드 전극을 포함하는 유기 전계발광 픽셀을 포함하는 것을 특징으로 한다.

또한, 본 발명의 목적을 구현하기 위한 유기 전계발광 디바이스의 제조 방법은 기판에 매트릭스 형태로 지정된 위치에 차광막층을 출력면으로 하는 전원 인가시점 결정모듈들을 형성하는 단계, 전원 인가시점 결정모듈의 지정된 위치로부터 전원이 출력면으로 콘택홀이 형성된 중간절연막을 형성하는 단계, 전원 인가시점 결정모듈들로부터 전원을 공급받는 애노드 전극들을 형성하는 단계, 애노드 전극과 애노드 전극의 사이를 절연시키기 위한 절연 격벽을 형성하는 단계, 절연 격벽의 상면에 도전성 메탈을 형성하는 단계, 애노드 전극의 상면에 유기 발광층을 형성하는 단계 및 유기 발광층 및 상기 도전성 메탈이 형성된 상기 기판의 전면적에 투명한 캐소드 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

본 발명에 의하면, 유기 전계발광 디바이스의 캐소드 전극에서의 전압 분포 특성을 개선하여 디스플레이 특성을 향상시키는 효과 및 부광에 의한 휘도 저하를 극복하여 고품질 디스플레이를 구현할 수 있도록 하는 효과를 갖는다.

이하, 본 발명의 실시예에 의한 유기 전계발광 디바이스 및 이의 제조 방법을 첨부된 도면을 참조하여 설명하면 다음과 같다.

첨부된 도 1 또는 도 2h를 참조하면, 유기 전계발광 디바이스(100)는 기판(1)에 형성된 전원 인가시점 결정 모듈(70), 유기 전계발광 픽셀(80)로 구성된다.

이 전원 인가시점 결정 모듈(70)은 지정된 시기에 원하는 전압이 지정된 위치로 출력되도록 하는 중요한 역할을 담당한다.

도 1을 참조하면, 이를 구현하기 위한 전원 인가시점 결정 모듈(70)은 다시 게이트 라인(10), 데이터 라인(20) 및 바이어스 라인(30)으로 구성된 전원 인가선, 스위칭 박막 트랜지스터(40), 구동 박막 트랜지스터(50) 및 화상 유지용 커패시터(60)로 구성된다.

구체적으로, 게이트 라인(10)을 기준으로, 데이터 라인(20)은 게이트 라인(10)과 절연된 상태에서 직교된다. 이때, 게이트 라인(10)에는 복수개의 데이터 라인(20)이 형성될 수 있다. 또한, 각 데이터 라인(20)과 일대일 대응하도록 각 데이터 라인(20)과 직교하는 바이어스 라인(30)이 형성된다.

이와 같은 관계를 갖는 게이트 라인(10), 데이터 라인(20) 및 바이어스 라인(30)이 이루는 영역에는 스위칭 박막 트랜지스터(40)가 형성된다.

스위칭 박막 트랜지스터(40)는 반도체 물질, 예를 들면, 아몬이 주입된 폴리 실리콘 박막을 패터닝한 채널 레이어(11), 채널 레이어(11)와 절연되도록 형성된 게이트 전극(G1), 게이트 전극(G1)을 기준으로 게이트 전극(G1)의 양쪽에 배열하는 채널 레이어(11)에 형성된 소오스 전극(S1) 및 드레인 전극(D1)으로 구성된다.

이때, 게이트 전극(G1)은 앞서 정의된 게이트 라인(10)에 연결되고, 소오스 전극(S1)은 앞서 정의된 데이터 라인(20)에 연결된다. 이때, 게이트 라인(10) 및 데이터 라인(20)에 전원이 공급되어 채널 패턴(C2)을 경유하여 드레인 전극(D1)으로 출력되는 전원은 2 개로 나뉘어 서로 다른 곳으로 공급된다.

먼저, 드레인 전극(D1)으로 출력된 전원 중 하나는 화상 유지용 커패시터(60)를 충전시킨다. 구체적으로, 드레인 전극(D1)으로 출력된 전원은 화상 유지용 커패시터(60)의 제 1 전극(62)으로 인가되는데, 유전체(63)를 매개로 제 1 전극(62)과 대향하는 제 2 전극(64)은 바이어스 라인(30)으로부터 항상 전원이 인가된 상태이기 때문에 제 1 전극(62)에 전원이 공급되자마자 충전되기 시작한다.

한편, 드레인 전극(D1)으로 출력된 전원 중 나머지 하나의 전원은 구동 박막 트랜지스터(50)로 인가된다.

구동 박막 트랜지스터(50)는 다시 스위칭 박막 트랜지스터(40)의 드레인 전극(D1)과 직결된 게이트 전극(G2), 바이어스 라인(30)과 연결된 소오스 전극(S2) 및 유기 전계발광 픽셀(80)과 연결된 드레인 전극(D2)으로 구성된다.

첨부된 도 2h에는 유기 전계발광 픽셀(80)의 보다 구체적인 구성이 도시되어 있다.

유기 전계발광 픽셀(80)은 다시 중간절연막(82), 애노드 전극(84), 절연 격벽(86), 도전성 메탈(88), 유기 발광층(89) 및 캐소드 전극(89)으로 구성된다.

보다 구체적으로, 기판(1)에 전원 인가시점 결정모듈(70)이 형성된 상태에서 기판(1)의 상면에는 전면적에 걸쳐 평탄한 중간절연막(82)이 형성된다.

이 중간절연막(82)에는 콘택홀(82a)이 형성되는데, 콘택홀(82a)은 전원 인가시점 결정모듈(70)의 구성 요소인 구동 박막 트랜지스터(50)의 드레인 전극(D2)에 노출되도록 형성된다.

한편, 중간절연막(82)의 상면에는 애노드 전극(84)이 형성된다. 이때, 애노드 전극(84)의 일부는 중간절연막(82)에 형성된 콘택홀(82a)을 통해서 구동 박막 트랜지스터(50)의 드레인 전극(D2)에 연결된다. 이 애노드 전극(84)은 전도성이 뛰어난 알루미늄, 알루미늄 합금 등이 사용된다.

이와 같은 구성을 갖는 애노드 전극(84)과 인접한 애노드 전극(84)이 상호 쇼트되지 않도록 애노드 전극(84)의 에지는 복단디 뉴어가 형성된 절연 격벽(86)에 의하여 가려짐으로써 각 애노드 전극(84)의 에지를 제외한 나머지 부분만이 외부에 대하여 노출된다.

이러한 애노드 전극(84)과 관련하여 형성된 절연 격벽(86)의 상면에는 도전성 메탈(88)이 소정 두께로 형성된다.

이 도전성 메탈(88)은 비저항이 높은 캐소드 전극(89)의 보조 전극 역할을 하거나, 블랙 매트릭스 역할을 수행한다.

구체적으로, 도 2h에 도시된 바와 같이 도전성 메탈(88)이 보조 전극 역할을 할 수 있도록 하기 위해서, 도전성 메탈(88)은 전도성이 뛰어난 알루미늄 또는 알루미늄 합금 등이 사용된다.

한편, 도전성 메탈(88)이 보조 전극 역할을 수행하면서 블랙 매트릭스의 역할을 겸하도록 하기 위해서는 도 3에 도시된 바와 같이 도전성 메탈(88)은 도전성이 뛰어나며 광 반사율이 낮은 금속이 사용된다. 이와 같은 금속으로는 크롬(Cr), 몰리브덴(Mo), 코발트 원소를 포함시킨

이동 크롬 산화막(Cr/CrOx) 등이 사용될 수 있다.

이때, 크롬(Cr)은 도전성이 뛰어나지만 크롬 산화막은 도전성이 좋지 않음으로 도전성 메탈로써의 성능 저하가 발생할 수 있으므로 이를 방지하기 위해서 크롬 산화막의 일부에 콘택을 등을 형성하는 방법에 의하여 크롬 산화막의 일부를 제거하여 캐소드 전극(89)에 노출되도록 하고, 도 88과 전접 접촉되도록 한다.

나트륨은 도 30에 도시된 바와 같이 애노드 전극(84)의 상면에도 크롬(Cr), 몰리브덴(Mo) 등으로 낮은 광반사율을 갖는 도전성 메탈(84a)을 형성함으로써 애노드 전극(84)에서 외부광이 반사됨에 따라 발생하는 디스플레이 특성 저하를 방지할 수 있다.

애노드 전극(84) 또는 절연 격벽(86)의 상면에 도전성 메탈(84a)이 형성된 상태에서 절연 격벽(86)에 의하여 노출된 애노드 전극(84)의 상면에 형성된 도전성 메탈(84a)의 상면에는 레드 유기 전계발광층(83a), 그린 유기 전계발광층(83b), 블루 유기 전계발광층(83c)이 순차 패턴으로 형성된다.

한편, 기판(1)에 유기 전계발광층이 형성된 상태에서 기판(1)의 전면적에 걸쳐 캐소드 전극(89)이 형성되는데, 캐소드 전극(89)은 도 89와 인듐 틴 옥사이드(Indium Tin Oxide) 박막으로 형성된다.

이때, 캐소드 전극(89)으로 사용되는 인듐 틴 옥사이드 박막은 투명하면서 도전성이 뛰어나지만 캐소드 전극(89)에 전원을 공급하는 전원 공급 패드와의 접촉 저항이 큰 문제점을 갖는다.

이와 같은 문제점은 첨부된 도 5에 도시된 바와 같이 기판(1)에 애노드 전극(84)까지 형성된 상태에서 도 6에 도시된 바와 같이 애노드 전극(84)의 에지를 절연 격벽(86)으로 감싼 상태에서 도 7에 도시된 바와 같이 전원 공급 패드(200)와 도전성 메탈(88a, 88b)을 1차적으로 접촉시킨 후, 2차적으로 도전성 메탈(88a, 88b)을 캐소드 전극(89)과 접촉시킴으로써 해결된다.

이하, 첨부된 도면을 참조하여 유기 전계발광 다이오드의 제조 과정을 첨부된 도면을 참조하여 설명하면 다음과 같다.

도 2a를 참조하면, 기판(1)의 상면에는 전체적으로 보아 나트륨과 같은 유해 이온에 의하여 반도체 소자가 손상되는 것을 방지하는 불록킹층(1a)이 형성된다.

도 2b를 참조하면, 이 불록킹층(1a)의 상면에는 도 1에 도시된 바와 같은 전원 인가시점 결정 모듈(70)이 형성되어 그 패드(70a)를 패딩하고, 패딩 예를 들면, 해상도가 800×600 일 경우 800×600×3의 개수가 매트릭스 형태로 형성된다.

앞서 설명한 바에 의하면, 전원 인가시점 결정 모듈(70)은 도 1에 도시된 바와 같이 스위칭 박막 트랜지스터(40), 구동 박막 트랜지스터(50), 화상 유지용 커패시터(60) 및 게이트 라인(10), 데이터 라인(20), 바이어스 라인(30)으로 이루어진다. 이들 복수개의 전원 인가시점 결정 모듈(70) 중 일실시예로 구동 박막 트랜지스터(50)의 제작 방법을 설명하면 다음과 같다.

먼저, 도 2b를 참조하면, 기판(1)의 전면적에 걸쳐 아몰퍼스 실리콘 박막(미도시)이 소정 두께로 화학 기상 증착 등의 방법에 의하여 형성된 상태에서 레이저 결정화 방식 등에 의하여 폴리 실리콘 박막으로 결정화가 진행된다.

이후, 폴리 실리콘 박막은 사진-식각 공정을 거쳐 패터닝되어 소정 면적을 갖도록 남겨져 채널 패턴(C2)이 형성된다.

이어서, 패터닝된 채널 패턴(C2)의 상면에는 소정 두께로 게이트 절연막(1c)이 형성되고, 게이트 절연막(1c)의 상면에는 전계 박막(미도시) 메탈 물질로 구성된 게이트 박막(미도시)이 스퍼터링 등의 방법에 의하여 증착된다.

이후 게이트 절연막(1c)의 상면에 형성된 게이트 박막은 사진-식각 공정에 의하여 패터닝되어 채널 패턴(1c)의 상면 중앙 부분에 게이트 전극(G2) 및 게이트 라인(10)이 형성된다.

이처럼 게이트 전극(G2) 및 게이트 라인(10)이 형성된 상태에서 게이트 전극(G2) 및 게이트 라인(10)의 상면에는 다시 소오스/드레인 절연막(1d)이 형성된다.

이후, 소오스/드레인 절연막(1d)에는 다시 사진-식각 공정이 진행되어, 게이트 절연막(1c)에 가려진 채널 패턴(1c)중 소오스 전극 영역(1a) 및 드레인 전극 영역(1b) 외부에 대하여 노출되도록 콘택홀이 형성된다.

이어서, 콘택홀이 형성된 소오스/드레인 절연막(1d)의 상면에는 스퍼터링 등의 방법에 의하여 소정 두께로 소오스/드레인 메탈 박막이 형성된다.

이 소오스/드레인 메탈 박막에는 다시 사진-식각 공정이 진행되어, 소오스 전극(S2), 드레인 전극(D2)이 형성됨은 물론 도 1에 도시된 바와 같이 소오스 전극(S2)과 연결된 데이터 라인(20)은 물론 바이어스 라인(30)까지도 형성된다.

이후, 도 2c에 도시된 바와 같이 기판(1)의 전면적에 걸쳐 층간절연막(82)이 형성된 상태에서 구동 박막 트랜지스터(50)와 절연 전극(G2)의 일부가 노출되도록 층간절연막(82)에는 콘택홀(82a)이 형성된다.

이어서, 도 2d에 도시된 바와 같이 층간절연막(82)에 형성된 콘택홀(82a)을 통하여 드레인 전극(D2)과 전기적으로 접촉되도록 층간절연막(82)의 상면에는 애노드 전극(84)이 매트릭스 형태로 형성된다.

이처럼 매트릭스 형태로 형성된 애노드 전극(84)과 인접한 애노드 전극이 상호 쇼트 되지 않도록 하기 위해서 도 2e에 도시된 바와 같이 애노드 전극(84)의 상면에는 절연 박막이 소정 두께로 평탄하게 형성된다.

이후 사진-식각 공정에 의하여 각 절연 박막은 패터닝되어 도 2f에 도시된 바와 같이 애노드 전극(84)의 에지(edge)에 일부 노출되도록 애노드 전극(84)의 에지를 제외한 나머지 부분만이 노출되도록 한다. 이하, 패터닝된 절연 박막의 형상이 격벽 형성의 것을 간략하게 설명하며 (86)이라 칭하기로 한다.

이어서, 도 2g에 도시된 바와 같이 절연 격벽(86)이 포함되도록 기판(1)의 상면에는 도전성 메탈(88)이 소정 두께로 형성된다. 이때 도전성 메탈(88)은 알루미늄 또는 알루미늄 합금이 사용될 수 있다.

이후, 도 2h에 도시된 바와 같이 절연 격벽(86)의 사이에 노출된 애노드 전극(84)의 상면에는 레드 유기 발광층, 그린 유기 발광층, 블루 유기 발광층이 형성된 상태에서 기판(1)의 전면적에는 투명한 인듐 틴 옥사이드 물질로 구성되는 캐소드 전극(89)이 형성되고,

한편, 앞서 도 2g에서 설명된 바와 같이 알루미늄 또는 알루미늄 합금을 도전성 메탈(88)로 사용할 경우, 외부 광이 도전성 메탈(88)에 반사되어 디스플레이 특성이 저하될 수 있으므로 이를 방지하기 위해서 도 3에 도시된 바와 같이 절연 격벽(86)의 상면에 형성되는 도전성

배달부 광 반사율이 낮으면서 도전성은 크롬(Cr) 또는 몰리브덴(Mo) 등을 사용할 수 있다.

비율직하게, 광 반사율을 보다 낮추기 위해서 크롬(Cr: 88b)의 상면을 산화시켜 크롬(88b)의 상면에 산화 크롬(Cr(Ox): 88a)을 형성할 수 있다. 이때, 절연 격벽(86)의 상면에 형성된 크롬(88b) 및 산화크롬(88a) 중 산화 크롬(88a)은 광 반사율이 낮은 반면 요구되는 전도성이 높음으로 산화 크롬(88a)의 일부에 콘택층을 형성하는 과정이 필요하다.

이후, 크롬(88b)은 도전성 메탈이 보조 전극 역할을 하도록 하고, 산화 크롬(88a)은 광의 반사율을 낮추는 역할을 한다.

이어서, 절연 격벽(86)에 의하여 갈라져진 상태로 노출된 애노드 전극(84)의 상면에는 다시 레드 유기 전계발광층, 그린 유기 전계발광층, 블루 유기 전계발광층이 형성된다.

이후, 기판(1)의 상면에는 인동 탄 옥사이드 물질로 구성된 캐소드 전극(89)이 형성된다.

도 4에는 본 발명의 또 다른 실시예가 도시되어 있다. 먼저, 도 2a 내지 도 2d와 동일한 과정을 거쳐 기판(1)에 애노드 전극(84)과 도전성층, 상태에서 애노드 전극(84)의 상면에는 도 4에 도시된 바와 같이 광 반사율이 낮으면서 도전성이 크롬(Cr), 몰리브덴(Mo) 등과 같은 저반사 도전성 메탈(84a)이 패터닝되어 형성된다.

이후, 저반사 도전성 메탈(84a)이 형성된 애노드 전극(84)의 상면에는 도 4에 도시된 바와 같이 절연 격벽(86)이 형성된다. 여기서, 절연 격벽(86)의 상면에는 보조 전극 및 외부광의 반사를 방지하는 역할을 하는 도전성 메탈(88a, 88b)이 형성된다.

이어서, 절연 격벽(86)에 의하여 격리된 상태로 노출된 애노드 전극(84)의 상면에는 레드 유기 전계발광층, 그린 유기 전계발광층, 블루 유기 전계발광층이 형성되고, 기판(1)의 상면에는 인동 탄 옥사이드 물질로 구성된 캐소드 전극(89)이 형성된다.

이후, 첨부된 도 5 이하를 참조하여 캐소드 전극 및 캐소드 전극에 전원을 공급하는 전원 공급 패드를 연결하는 방법을 첨부된 도면을 참조하여 설명하면 다음과 같다.

먼저, 도 5에 도시된 바와 같이 기판(1)에 전기 인가시점 결정 모듈의 구성요소인 구동 박막 트랜지스터와 드레인 전극에 연결된 애노드 전극(84)이 모두 형성된다. 이때, 미설명 도면부호 200는 캐소드 전극에 전원을 공급하는 콘택 전극이다.

이후, 도 6에 도시된 바와 같이 애노드 전극(84)의 에지를 제외한 나머지 부분이 노출되도록 절연 격벽(86)이 형성된다.

이후, 도 7에 도시된 바와 같이 절연 격벽(86)의 상면에는 도전성 메탈(88a, 88b)이 형성된다. 이때, 도전성 메탈(88a, 88b)은 절연 격벽(86)의 상면 및 콘택 전극(200)의 상면까지 연장된 상태에서 콘택 전극(200)과 연결된다.

이후, 절연 격벽(86)에 의하여 둘러 싸여진 애노드 전극(84)의 표면에는 유기 전계발광층(83)이 형성된 상태에서 기판(1)의 전면에 걸쳐 투명한 인동 탄 옥사이드 물질이 증착되어 캐소드 전극이 형성되어 유기 전계발광 디바이스가 제작된다.

#### 발명의 효과

이상에서 상세하게 설명한 바에 의하면, 유기 전계발광 디바이스의 캐소드 전극에서의 전압 분포 특성을 개선하여 고스펙에 특화된 형상지관은 불균 외부광에 의한 휘도 저하를 극복하여 고품질 디스플레이를 수행할 수 있도록 하는 효과를 갖는다.

#### 1.7) 청구의 범위

##### 청구항 1.

기판에 매트릭스 형태로 형성되어 지정된 시점에 전원이 출력되도록 하는 전원 인가시점 결정모듈들; 및

a) 상기 전원 인가시점 결정모듈의 지정된 위치로부터 상기 전원이 출력되도록 콘택층이 형성된 중간절연막;

b) 상기 전원 인가시점 결정모듈들로부터 상기 전원을 공급받는 애노드 전극들;

c) 상기 애노드 전극과 애노드 전극의 사이를 절연시키기 위한 절연 격벽;

d) 상기 절연 격벽의 상면에 형성된 도전성 메탈;

e) 상기 애노드 전극의 상면에 형성된 유기 발광층 및 상기 도전성 메탈이 형성된 기판의 전면적에 형성된 투명한 절연막; 도전성 캐소드 전극을 포함하는 유기 전계발광 픽셀을 포함하는 것을 특징으로 하는 유기 전계발광 디바이스.

##### 청구항 2.

제 1 항에 있어서, 상기 도전성 메탈은 광 반사율이 낮은 크롬(Cr), 몰리브덴(Mo), 몰리브덴 합금, 알루미늄 및 알루미늄 합금 중 어느 하나로 구성된 것을 특징으로 하는 유기 전계발광 디바이스.

##### 청구항 3.

제 1 항에 있어서, 상기 도전성 메탈은 크롬(Cr) 및 상기 크롬의 상면을 산화시켜 생성된 산화크롬(CrOx)으로 구성된 것을 특징으로 하는 유기 전계발광 디바이스.

##### 청구항 4.

제 3 항에 있어서, 상기 산화 크롬에는 상기 크롬이 노출되도록 콘택층이 형성되어 상기 캐소드 전극과 상기 도전성 메탈; 서로전극과 연결되는 것을 특징으로 하는 유기 전계발광 디바이스.

##### 청구항 5.

제 1 항에 있어서, 상기 애노드 전극에는 광 반사율이 낮은 크롬이 더 증착되는 것을 특징으로 하는 유기 전계발광 디바이스.

##### 청구항 6.

제 1 항에 있어서, 상기 애노드 전극은 도전성 메탈이고, 상기 캐소드 전극은 도전성 투명 전극인 것을 특징으로 하는 유기 전계발광







Figure 2e

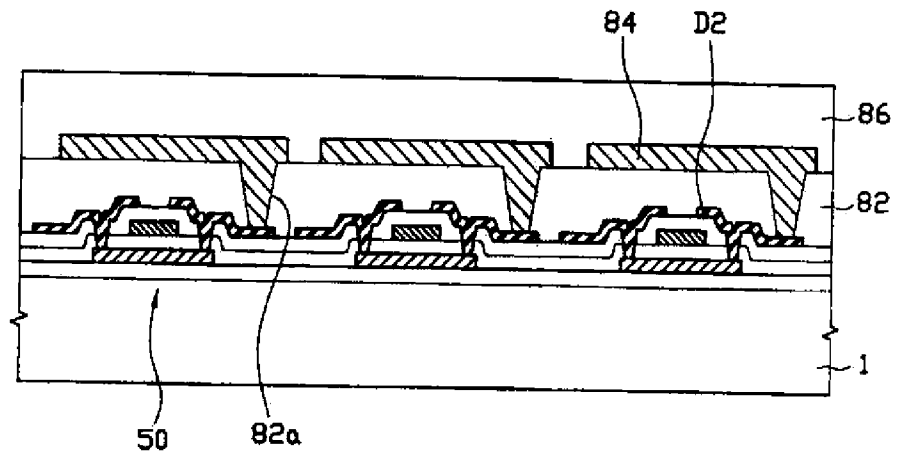


Figure 2f

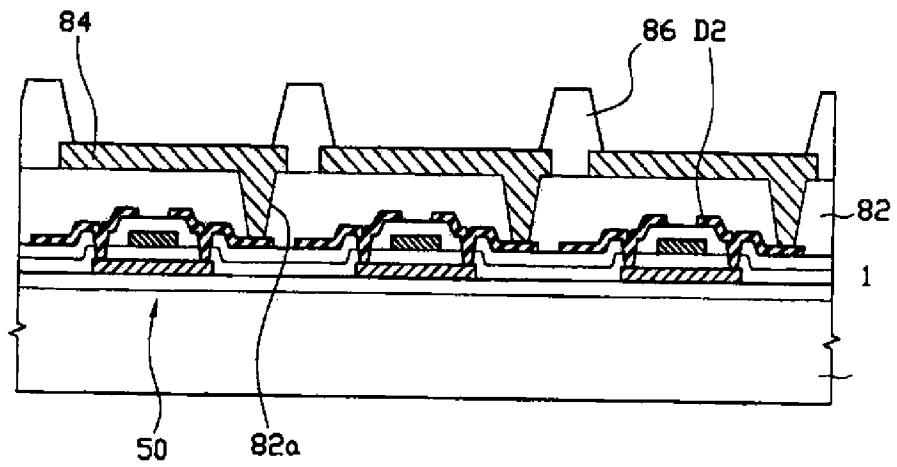


Figure 2g

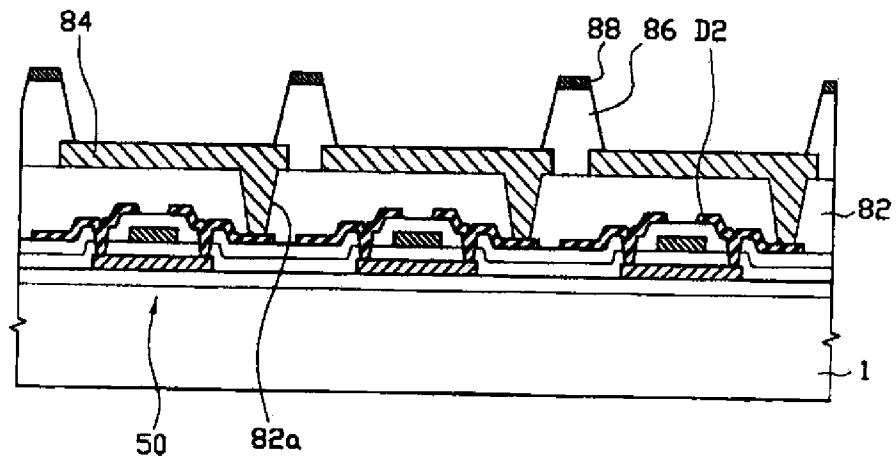


Fig. 2b

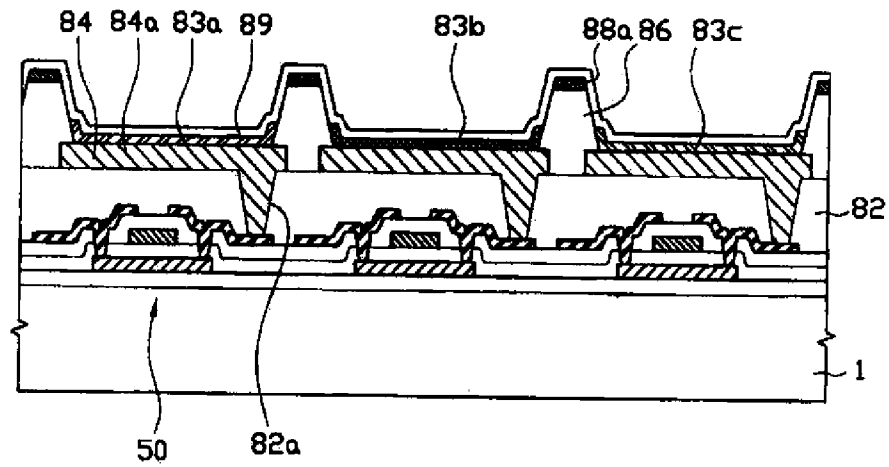


Fig. 3

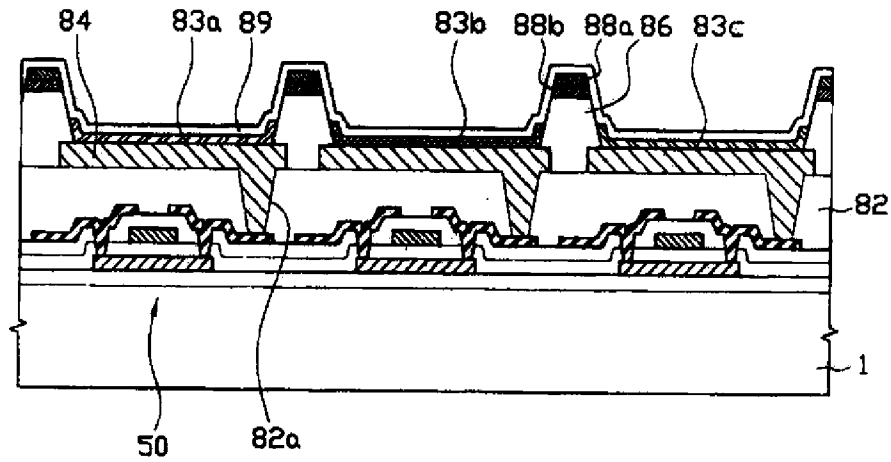
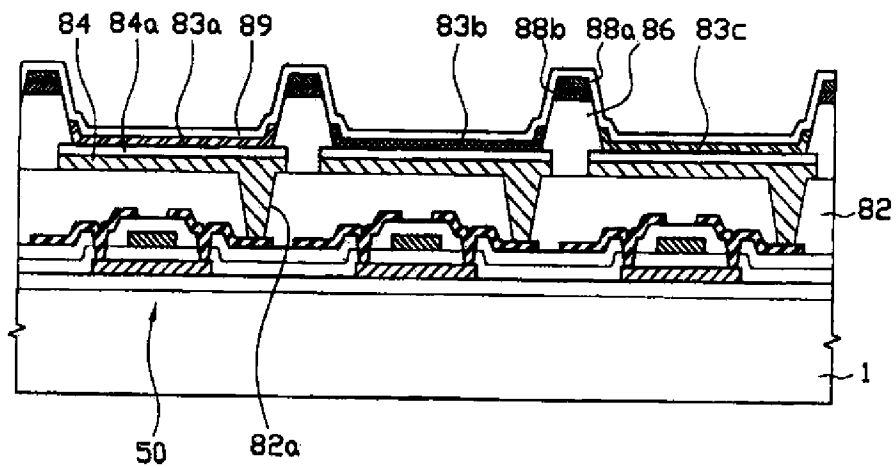
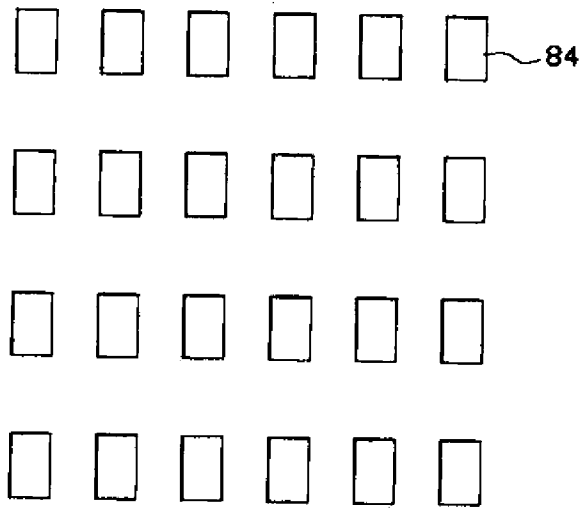


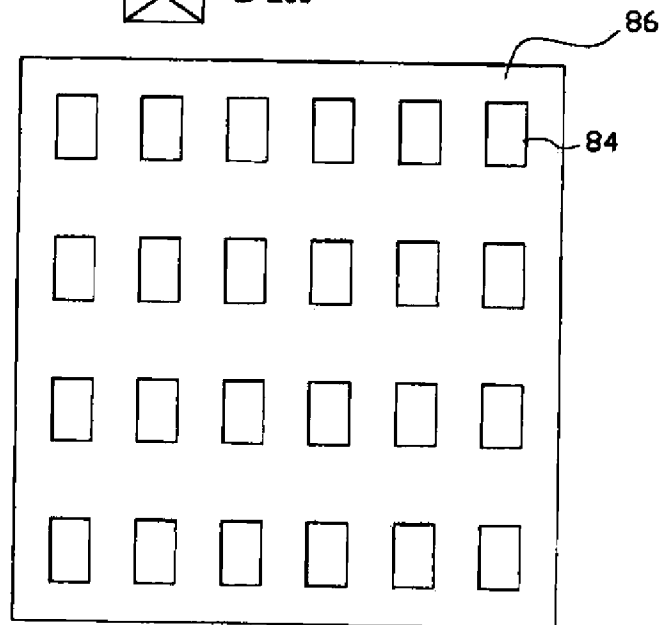
Fig. 4



도면 5



도면 6



2007

